

情報通信技術を支える高集積化システム LSI 設計技術者育成のための演習教材開発

情報電気電子工学科 久我 守弘

1. はじめに

著者の研究室では、1990年代初頭からノイマン型計算機の動作原理、設計理論、構成方式、管理技法までの一貫した計算機工学教育に利用できる教育用マイクロプロセッサKITEとそれを用いた教育支援システムを開発し、実際に学生実験に採用することで大きな学習成果を挙げてきた[1][2].

一方で、KITE用実験ボードを開発してから現在までにFPGA (Field Programmable Gate Array) の集積度は飛躍的に向上し、システム全体をひとつのLSI に集積するSoC (System on a Chip) が可能となった。それに伴い、システム全体を協調させて設計を進めるシステムレベル設計の重要性が増しているが、最新の設計技術・設計環境を活用できる高いスキルを持った技術者が不足している。その原因のひとつとして、システムレベル設計を意識した教育支援システムが十分でないということがあり、即戦力になり得る人材を教育機関等で育成することが課題である。

本稿では、KITEプロジェクトのこれまでの成果と実績を踏まえ、システムレベル設計を視野に入れた新しい教育支援システムの確立に向けて開発した演習教材の一事例について報告する。

2. 提案するシステムレベルLSI設計教材

集積化技術の進歩によりFPGAの集積度も年々向上し、100万ゲート規模を超えるデバイスも容易に入手可能となった。それに伴い、FPGAを用いたSoCも実現可能な領域に入ってきたが、従来のKITE用実験ボードでは高々25Kゲート相当の回路しか実装することができないため、実装ボードの機能拡張も要求されるようになってきた。提案する教育支援システムでは、従来の教材になかった概念、すなわち i) SoC の実現に必要な規模を持ったFPGAの実装、ii) 様々なアーキテクチャへの対応、および、iii) システムレベル設計を考慮したWeb教材の開発、も積極的に取り入れることを念頭に置いた。これらの項目を反映した教材として、図1のような設計フローを持った教育支援システムの提案を行う。学習者は、講義やWeb教材を通して設計手法の基礎を習得し、提示されたシステムをどのようにして実現するかの方針を決定する。そして、EDAツールを利用しながらハードウ

ェアとソフトウェアの両方を設計し、実験ボードを用いて動作確認を行うという形式をとる。

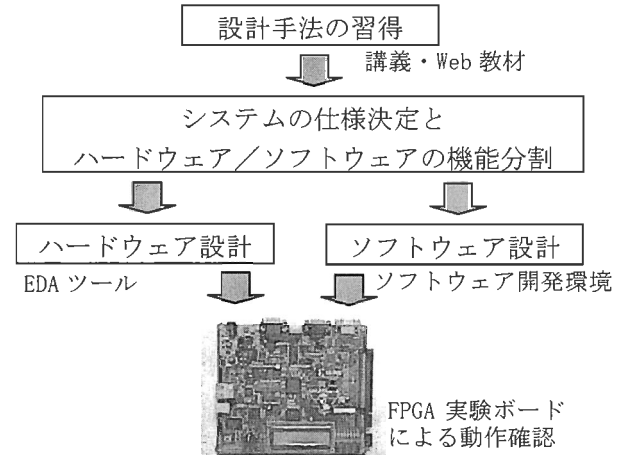


図1：システム LSI 設計演習フロー

3. 教材開発

3.1 設計方針

図1のような設計フローを持った教育支援システムの実現に向け、新たなWeb教材の開発を行っている。開発中のWeb教材は、KITEマイクロプロセッサの設計演習を終え、簡単なデジタルシステムの設計能力を身につけた学習者が利用することを想定している。そして、ソフトコアプロセッサや各種IP等の既存の設計資産を有効活用しつつ、学習者自身がハードウェアおよびソフトウェアの両面からひとつの比較的大きなシステムを完成できるような教材を目標としている。

3.2 演習課題

これまでに学生実験でKITEマイクロプロセッサの開発演習を実施してきた成果から、学習者の意欲を損なうことなく、しかも完成できたときの喜びを同時に味わえるような教材でなければ、教材として最大限の効果を発揮することができないということが分かっている。既存のEDAツールで利用できるIP等を有効に活用し、かつ、目に見えて分かる形でシステムの完成を検証できる題材として、キーボードおよびディスプレイを備える一種のコンピュータシステムを完成させることを課題とする教材を提案し開発を行っている。具体的なアプリケーションとしては、簡単なコンソールプログラムを実装し、キーボード

やマウスからの入力に従って画像処理や計算等を行うインタラクティブな組込みシステムを考えている。FPGAに実装されたプロセッサにどこまで処理を負擔させるかといったハードウェア/ソフトウェア分割の問題解決や、プロセッサで動かすソフトウェアの開発を学習者に行わせることで、システムレベルの設計能力を効果的に身につけられるのではないかと考えている[3]。

3.3 演習事例

今回、設計演習の際に使用するFPGA実験ボードとしてXilinx社のSPARTAN-3Eスタータキット(図2)を選定した。本実験ボードは比較的安価であるが、約50万システムゲートを有するXC3S500EFG320をはじめとして、DDR SDRAM, PS/2キーボード, VGA, シリアル, ネットワークPHY, LCD, LED, SWおよびUSB等のデバイスおよびコネクタを備えている。そのため、本教材を開発する上で有効であると判断した。なお設計ツールとしては、Xilinx社ISE8.2iをPentium D 2.8GHz, 主記憶2GBのWindows XPマシンで動作させた。

図3に演習事例として設計したコンピュータシステムのFPGA内ブロック図を示す。ソフトコアプロセッサとしてはKITE-1マイクロプロセッサを用い、ビデオRAM(VRAM), キャラクタジェネレータROM(CGROM), および, VGAコントローラからなるVIDEO部とともに全てFPGA上に搭載した。

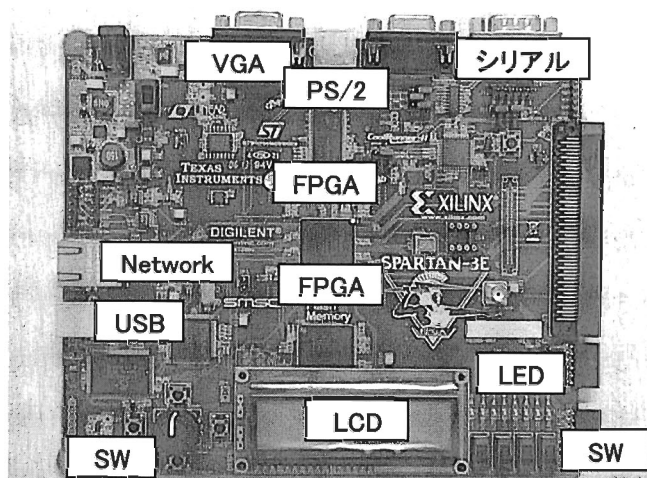


図2 : FPGA実験ボード

次に, FPGAへの実装結果を表1に示す。全ての回路はVerilog HDLを用いて記述した。回路資源としては総LUTの69%を使用しているが, I/O等を追加実装する余裕は残されている。実装時間としては, 論理合成・テクノロジマッピング・配置配線の全てでeffort levelをHighとした場合に約25分を要した。KITEマイクロプロセッサ上でLIFEゲームを動作させ, 処理結果をVGAモニタ上に表示させて正しく動作することを確認している。現状では, 「システム」と呼べるほど規模が大きいものではないが, 今後フィジビリティスタディにより演習による学習効果を評価するとともに, 画像処理応用や暗号処理応用など実用に向けたシステムレベル設計教材へ適用範囲を拡げる予定である。

4. おわりに

システムLSI設計技術者の育成を目的とした教育支援として, 比較的安価なFPGA実験ボードおよび設計システムを利用した教材開発について紹介するとともに, それを用いる設計演習の一事例について報告した。

参考文献

- [1] 末吉, 久我, 柴村: “KITEマイクロプロセッサによる計算機工学教育支援システム,” 電子情報通信学会論文誌, Vol. J84-D-I, No. 6, pp. 917-926, 2001.
- [2] 末吉, 久我: “モノ作りを通じた情報工学分野ハードウェア教育の取り組み—教育用マイクロプロセッサKITEとそのWWW教材—,” 工学・工業教育研究講演会講演論文集, 日本工学教育協会, pp. 249-252, 1999.
- [3] 久我, 山崎, 玉利, 柴村, 末吉: “システムレベル設計に向けたFPGA応用教材,” 情報処理学会DAシンポジウム2004論文集, Vol. 2004, No. 8, pp. 43-48, 2004.

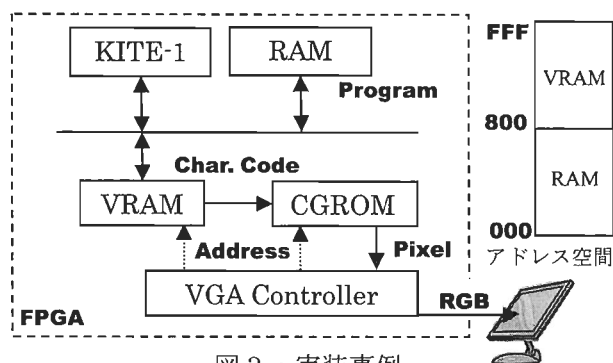


図3 : 実装事例

表1 : FPGA実装結果

HDL 記述量	プロセッサ部 858 行, ビデオ部 105 行	
使用 FF 数	154/9, 312 (1%)	
使用 LUT 数 6, 477/9, 312 (69%)	Logic	2, 622
	route-thru	15
	32×1 RAM (RAMとして)	2, 048 2, 048 語×16bit
	Dual Port RAM (VRAMとして)	1, 792 2, 048 語× 7bit
使用 Block RAM 数	1/ 20 (5%)	(CGROMとして)
動作周波数	プロセッサ部 50MHz, ビデオ部 25MHz	
実装時間	合成から構成データ生成まで: 約 25 分	