

38-30 短工期半導体集積回路設計・製造技術に関する研究

大学院自然科学研究科 教授 久保田 弘
助教授 中田 明良
電気システム工学科 岩崎 吉記
小村 俊一郎
大学院自然科学研究科 前期課程 脇元 聡
後期課程 若杉 雄彦

我々は、多品種少量生産形態に対応した露光技術として、従来のクロムマスクの代わりに透過型液晶ディスプレイ (LCD) を用いるレチクルフリー露光技術について検討を行ってきた。本露光技術は、フォトマスク不要、設計と製造を直結するツールとして開発し、特徴として、LCD パネル 1 枚で複数のレイヤーを転写可能、本研究では、実際にレチクルフリー露光技術を半導体製造プロセスに適用し集積回路の設計・作製により実用性の検証を行った。また、本露光技術は MOSFET のレイアウト面積が必然的に大きくなり集積化に不向きと考えられた。これらの課題を克服するために、集積回路の省面積化設計法の提案、その評価デバイスの作製・測定を行った。その研究成果を以下に示す。

◆レチクルフリー露光技術を縮小投影露光装置(ステツパ)に適用し、MOS デバイス集積回路の設計と試作を行った。その結果、ウェハライメントの確認、MOSFET の動作が確認することができ、レチクルフリー露光方式の半導体集積回路作製プロセスへの適用が可能であることを実証した。

(Japanese Journal of Applied Physics. Vol.44. No.4B,pp.2279-2282 : 2005.4)

(電子情報通信学会集積回路研究会 (ICD) :2005.9)

◆レチクルフリー露光技術を含めたグリッドパターン転写方式において、MOSFET の小面積設計を行う際のひとつの設計法として、並列 MOSFET を提案。MOSFET のパターン設計において、任意の β 値をゲート寸法比 (W/L) が異なる 2 つの MOSFET に分割し、並列に接続することで面積の削減を行った。

(電子情報通信学会 2005 年総合大会予稿集, C-11-3, p60 : 2005.3)

◆MOSFET のパターン設計においてゲート寸法比 (W/L) が異なる 2 つのゲート電極を一つに結合させた多角形ゲート形状 MOSFET の提案および試作を行った。その特有な電流駆動特性を得ることにより、半導体集積回路への適用の可能性を示した。

(第 52 回応用物理学関係連合講演会講演予稿集, 31a-P5-41, 982 : 2005.3)

(Solid State Devices and Materials に投稿 : 2005.6)

◆多角形ゲート MOSFET のドレイン電流値を近似モデル化し、実測値と比較を行った。多角形ゲート MOSFET の電流駆動特性をモデル化したことにより、集積回路の設計・製造への適用が容易になることを確認した。

(第 66 回応用物理学学会学術講演会講演予稿集, 9a-ZN-11, 733 : 2005.9)